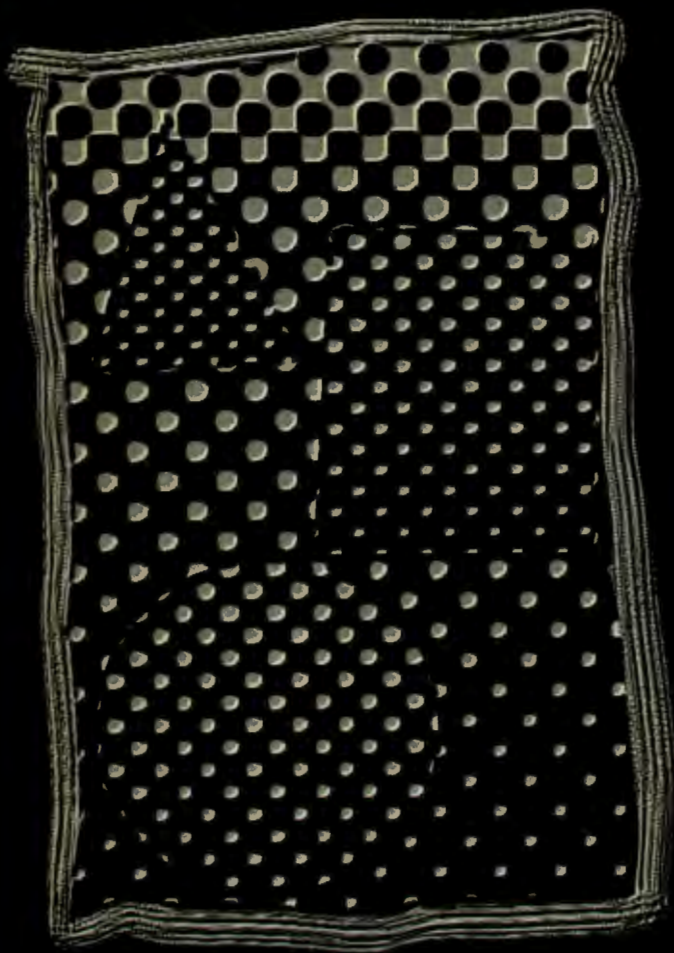


WYŻSZA SZKOŁA  
INFORMATYKI STOSOWANEJ  
I ZARZĄDZANIA



Henryk Spustek

# ELEMENTY INFORMATYKI

WARSZAWA 2000

18-

# **Seria: Skrypty WSISiZ**

**Skrypt zgłoszony przez  
Dziekana Wydziału Zarządzania i Marketingu  
dr Barbarę Maźbic-Kulmę**

**WYŻSZA SZKOŁA  
INFORMATYKI STOSOWANEJ I ZARZĄDZANIA**

**Henryk Spustek**

**ELEMENTY INFORMATYKI**

**Warszawa 2000**

© Wyższa Szkoła Informatyki Stosowanej i Zarządzania  
Warszawa 2000

ISBN 83-88311-17-4



44389

**Projekt graficzny okładki: Jan Młynarczyk**

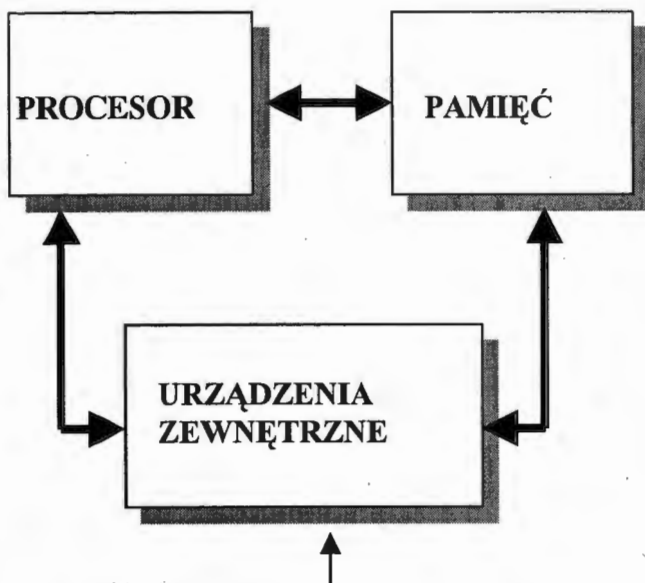
**Druk:**

Zakład Poligraficzny Jerzy Kosiński

Warszawa

## 4. BUDOWA KOMPUTERA

Klasyczny komputer składa się z trzech podstawowych bloków: procesora, pamięci oraz urządzeń wprowadzania i wyprowadzania danych. Urządzenia wprowadzania i wyprowadzania danych nazywamy urządzeniami zewnętrznymi (rys.4).

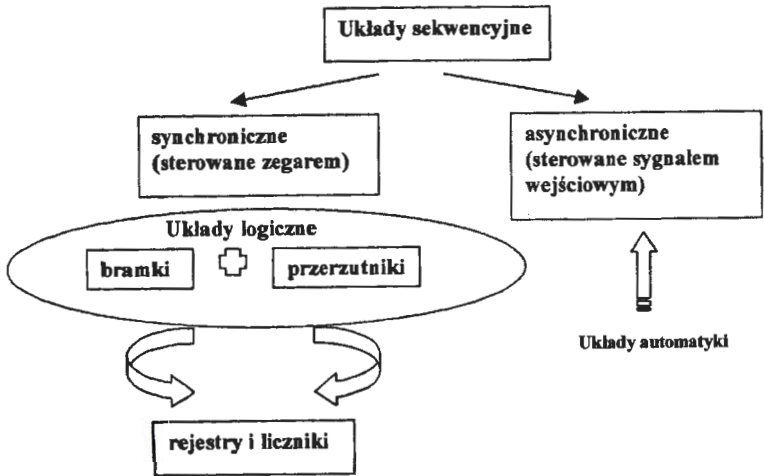


Rys. 4. Schemat blokowy komputera według von Neumana

źródło: A. Skorupski Podstawy budowy komputerów,  
WKŁ Warszawa 1997

Wewnątrz komputera znajdujemy szereg cyfrowych układów elektronicznych. Wśród nich są **układy logiczne** składające się z bramek realizujących **podstawowe działania logiczne** jak również takie, które pobudzone tym samym sygnałem wejściowym generują różne wyniki, zależnie od "stanu"

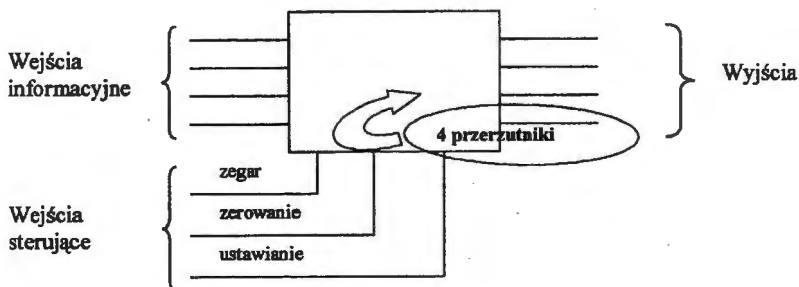
układu w jakim zastało go pobudzenie. Układy takie nazywane są **układami sekwencyjnymi**. Nazwa "sekwencyjne" wskazuje na to, że dla różnych sekwencji pobudzeń układ generuje różne sekwencje wyjściowe. Można zatem powiedzieć, że układ sekwencyjny pamięta swoje stany. Przykładem układu sekwencyjnego jest rejestr równoległo-równoległy. Rejestr taki w ogólnym zarysie przedstawia rys. 6.



Rys. 5. Rodzaje układów sekwencyjnych

Wyszczególnione na rys.5 **rejestry** służą do przechowywania informacji. We wszelkiego rodzaju urządzeniach cyfrowych pełnią one funkcję pomocniczą sprowadzającą się do układów pamięciowych o bardzo małej pojemności. Elementami pamięciowymi rejestrów są **przerzutniki**. Zależnie od sposobu wprowadzania i wyprowadzania danych rejestry dzieli się na równoległe lub szeregowe. W rejestrze szeregowym wprowadzanie lub wyprowadzanie informacji odbywa się bit po bicie, zaś w równoległym wprowadzanie i wyprowadzanie informacji odbywa się równoległe, tzn. jednocześnie we wszystkich bitach rejestru. Inny podział dotyczy rodzaju sterowania rejestrami i stąd, wśród rejestrów wyróżnia się rejestry synchroniczne (sterowane zegarem) i asynchroniczne (sterowane sygnałami wejściowymi). Trzeba też

zaznaczyć, że rejestry, oprócz przechowywania informacji mogą pełnić inne funkcje, np. zamiany informacji z szeregową na równoległą<sup>11</sup>.



Rys. 6. Czterobitowy rejestr równoległo-równoległy ustawny i zerowany

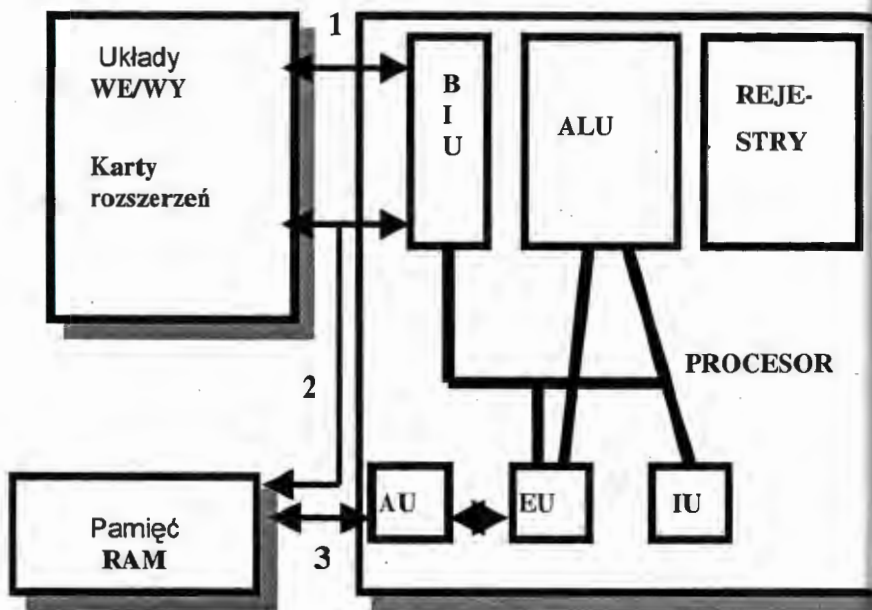
Każdy procesor zawiera:

- ALU – jednostka arytmetyczno - logiczna, odpowiada za manipulowanie danymi (operacje arytmetyczne itp.)
- IU - jednostka rozkazowa, odpowiada za dekodowanie instrukcji pobranych z pamięci
- EU - jednostka wykonawcza odpowiada za interpretację rozkazów
- AU - układ adresujący odpowiada za wytworzenie na szynie adresowej adresu, pod który zostaną przesłane dane
- BIU - układ sterowania odpowiada za przesyłanie danych magistralą danych oraz wysterowanie magistrali sterującej
- BLOK REJESTRÓW
- CACHE - pamięć podręczna

<sup>11</sup> P. Misiurewicz, M. Grzybek Poliprzewodnikowe układy logiczne, WNT Warszawa 1982



Ogólny schemat blokowy komputera pokazany na rys.4 można nieco uszczegółowić podając "zawartość" procesora co pokazuje rys.7.



Rys. 7. Schemat budowy komputera

<sup>o)</sup> źródło: A.Andrusz, M.Sokołowski, Mapa pamięci IBM/PC w przykładach, Lynx-SFT Warszawa 1995

1 – szyna sterująca

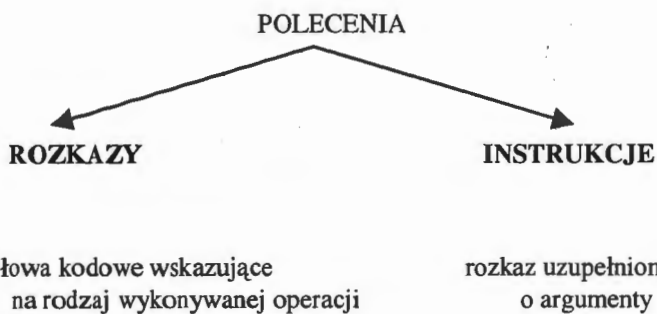
2 – szyna danych

3 – szyna adresowa

Osoba obsługująca komputer ma jedynie dostęp do urządzeń zewnętrznych. W skład tych urządzeń wchodzi między innymi: monitor, klawiatura, mysz, napędy dysków elastycznych, napęd CD rom, drukarka, skaner, ploter i inne. Poprzez wpisywanie z klawiatury ustalonych znaków, możliwe staje się wprowadzanie danych i programów. Program stanowi ciąg poleceń wydawanych procesorowi. Wśród poleceń wyróżniamy rozkazy i instrukcje. Rozkazy



są słowami kodowymi wskazującymi na rodzaj wykonywanej operacji, zaś instrukcje to rozkazy uzupełnione o argumenty. Po załadowaniu programu do pamięci komputera może on zostać wywołany przez użytkownika. Użytkownik rozpoczyna działanie programu poprzez nakazanie procesorowi wysłania do pamięci odpowiedniego adresu. Dalsze polecenia wydawane procesorowi wykonywane są sukcesywnie. Odbywa się wykonywanie programu, co następuje sukcesywnie w wyniku pobierania z pamięci kolejnych poleceń i odpowiadających im argumentów<sup>12</sup>.

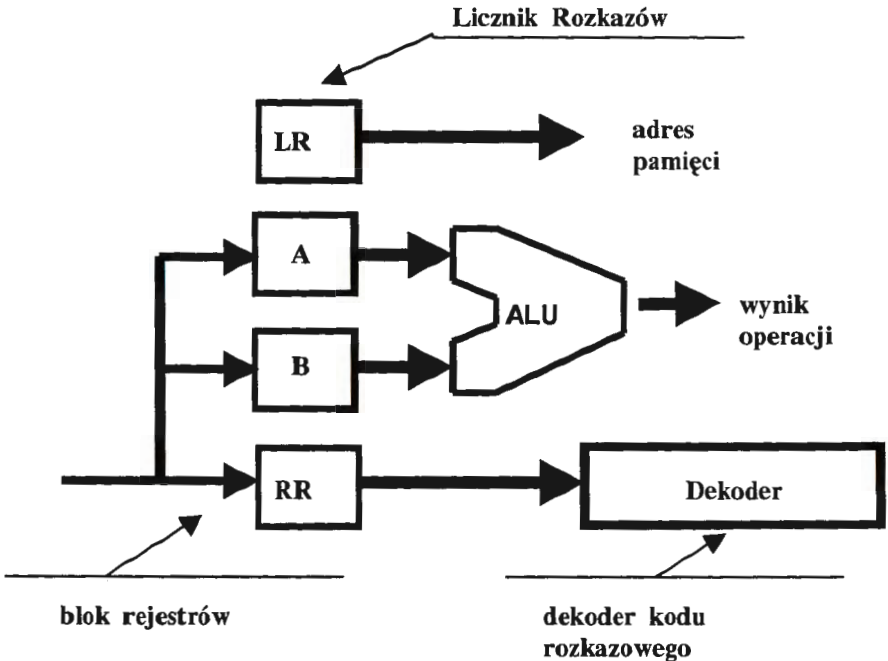


Argumenty mogą znajdować się zarówno w pamięci komputera jak też w rejestrach procesora lub mogą zostać przesłane przez operatora w programie.

---

<sup>12</sup> A. Skorupski Podstawy budowy komputerów, WKŁ Warszawa 1997

## 4.1 PROCESOR



Rys. 8. Budowa procesora

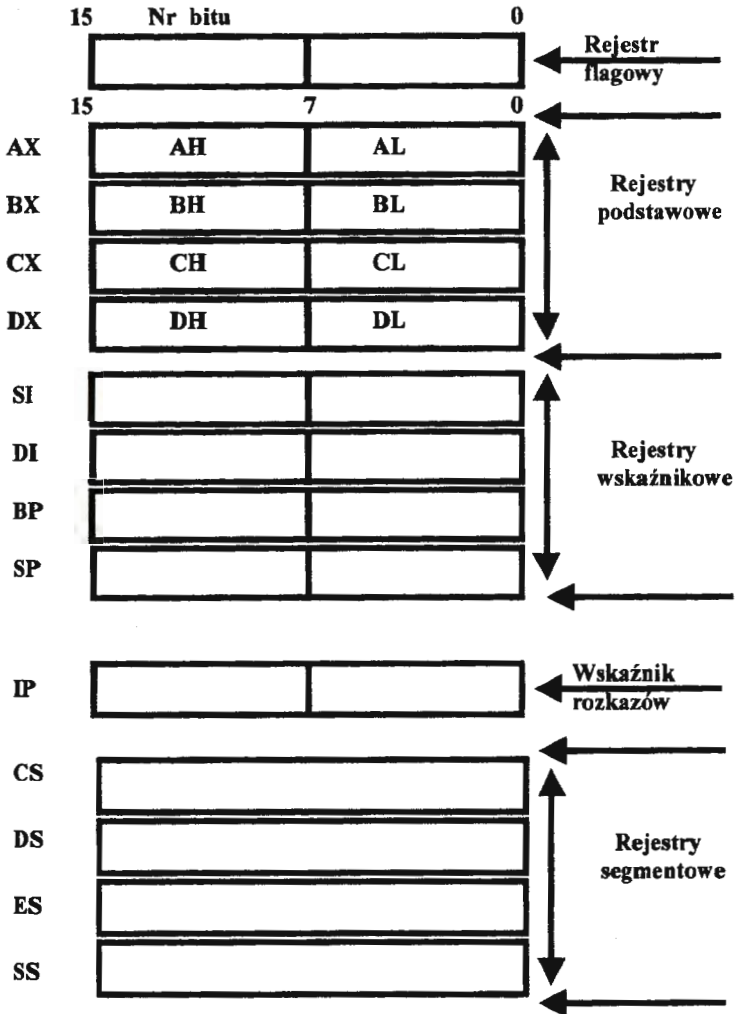
<sup>\*)</sup>źródło: S. Kruk Asembler podręcznik użytkownika, Wydawnictwo Mikom Warszawa 1999 r.

Blok rejestrów widoczny na rys.8 został zaznaczony symbolicznie dużymi literami A, B. Nie odzwierciedla to całkowicie rzeczywistości, bowiem we wnętrzu procesora znajdujemy kilka grup rejestrów odpowiedzialnych za poszczególne "odcinki pracy" komputera. Wyróżnia się trzy główne grupy rejestrów: rejestry podstawowe, rejestry wskaźnikowe i rejestry segmentowe. Rodzaje rejestrów poglądowo przedstawia rys.9. Cztery rejestry podstawowe AX, BX, CX i DX są odpowiedzialne za wykonywanie operacji arytmetycz-

nych. Rejestry wskaźnikowe używane są jako wskaźniki pamięci zaś rejestry segmentowe do przechowywania informacji dotyczących numeru segmentu pamięci. Taki podział ról pomiędzy rejestrami jest całkowicie symboliczny bowiem możliwe jest nietypowe użycie rejestrów np. wykonywanie działań arytmetycznych przy użyciu rejestrów innych niż podstawowe. Nie mniej jednak, powyżej wskazano na typowe zastosowanie wymienionych podstawowych grup rejestrów.

Wszystkie wyróżnione na rys.9 rejestry składają się z dwóch części: "niskiej" - typu L i "wysokiej" - typu H. Stąd też, w ramach jednego rejestru możliwym staje się wykonywanie operacji dwuargumentowych. Mamy bowiem możliwość skorzystania z "dwukrotnie" większej liczby rejestrów niż wynikałoby to ze struktury fizycznej procesora.

Obok bloku rejestrów, w skład procesora wchodzi jednostka arytmetyczno - logiczna (ALU) oraz dekodery kodu rozkazowego. Pojawiający się rozkaz zostaje przesłany do rejestru rozkazów (RR), następnie zawartość tego rejestru jest dekodowana i zostaje odpowiednio wysterowany blok ALU, tak by możliwym było wykonanie danej operacji. Rozkazy procesora oraz argumenty tych rozkazów są przedstawiane w komputerze w postaci słów binarnych, tzn. są one kodowane w systemie dwójkowym. Najczęściej długość tego ciągu jest wielokrotnością liczby 8. Takie słowo ośmiobitowe nazywane jest **bajtem**. Długości słów binarnych wynoszą najczęściej: 8, 16, 32 i 64. Mówimy zatem o komputerach 8, 16, 32 i 64 bitowych. Długość słowa procesora narzuca wielkość rejestrów, które zwykle są takiej samej długości. Długość słowa procesora ma też wpływ na dokładność wykonywanych obliczeń. Stąd też w komputerach o niewielkiej długości słowa istnieje możliwość reprezentowania liczb dwoma lub więcej słowami. Mózgiem komputera jest procesor natomiast rytm pracy nadaje zegar określany mianem serca komputera.



Rys. 9. Rodzaje rejestrów na przykładzie procesora 8086

<sup>9)</sup> źródło: S. Kruk Asembler podręcznik użytkownika, Wydawnictwo Mikom Warszawa 1999 r.

## STOS

Często zdarza się, że oprócz rejestrów potrzebna jest jakaś pamięć podręczna, która nie ulegałaby wymazywaniu, przez np. wywoływanie przerwania czy inne procesy. Taką pamięcią wyodrębnioną z pamięci operacyjnej jest stos. Jego działanie jest bardzo specyficzne. Otóż ze stosu, czyli z tej pamięci, możemy zdejmować, czyli pobierać dane tylko w takiej kolejności, w jakiej je tam sami położyliśmy. Wierzchołek stosu zawsze określa para rejestrów SS:SP.

## PRZERWANIA

Procesor wykonuje pewne zadanie, np. wykonuje program. Co pewien czas dochodzi do niego sygnał, że ma przerwać pracę i zrobić coś innego. Potem powraca do swoich czynności a dla użytkownika wygląda to tak, jakby procesor pracował w sposób ciągły bez żadnych przerw. Do procesora dociera sygnał powiadamiający, że ma wywołać tzw. przerwanie (ang. Interrupt) maskowalne (INTR), tj. takie, które daje się ukryć przed użytkownikiem. W momencie wywołania takiego przerwania, komputer wykonuje skok do odpowiedniego miejsca w pamięci, gdzie jest zapisany program tego przerwania, potem następuje powrót do dawniej wykonywanego zadania.

Za pomocą tego typu przerwania wykonywanych jest wiele procesów, np. wyświetlanie znaków na ekranie, współpraca z klawiaturą czy dyskami. Są też przerwania tzw. niemaskowalne (NMI), które w momencie wywołania przerywają pracę komputera, i zawieszają komputer. Może oczywiście się zdarzyć, że dwa przerwania są zgłaszane jednocześnie. Wówczas o tym, które ma być wywołane pierwsze, decyduje jego priorytet<sup>13</sup>.

---

<sup>13</sup> A.Andrusz, M.Sokołowski, Mapa pamięci IBM/PC w przykładach, Lynx-SFT Warszawa 1995

## 4.2 PAMIĘĆ

Ciekawą definicję pamięci podał biochemik G.Ungard: "Pamięć oznacza trwanie przeszłości w teraźniejszości i zapewnia przeżycie teraźniejszości w przyszłości. Bez pamięci utracilibyśmy ciągłość naszej osobowości i świat, z nami samymi włącznie, musiałyby być w każdym momencie na nowo odtwarzany w naszej świadomości".

Bardziej precyzyjnie pamięć można określić jako proces powstawania w mózgu trwałych efektów działania bodźców czuciowych, oraz wykorzystania tych efektów.

Z logicznego punktu widzenia pamięć można sobie wyobrazić jako pojemnik najmniejszych części informacji. Praktycznie przez całe życie w sposób nieustanny człowiek pochłania mniej lub bardziej świadomie całą masę różnych informacji zewsząd płynących.

Z technicznego punktu widzenia pamięć jest szeregiem przerzutników typu D, który może mieć dwa stany: 0 lub 1. Z punktu widzenia programisty konstrukcja tego przerzutnika nie ma znaczenia, a sama jego nazwa jest zastępowana raczej nazwą komórka pamięci. Pamięć komputera możemy podzielić na pamięć stałą, której zawartość nie można ingerować, zawiera ona podstawowe oprogramowanie pozwalające uruchomić komputer i wczytać system operacyjny, pamięć ta nosi nazwę ROM (ang. Read Only Memory) oraz na pamięć wymazywalną, której zawartość ginie bezpowrotnie po wyłączeniu zasilania, lub też zapisaniu inną zawartością. Pamięć ta nazywana jest RAM (Random Access Memory).

### JEDNOSTKI PAMIĘCI

1 kB = 1024 bajty ("kilo" nie odpowiada dokładnie  $10^3$  jak to mamy w systemie dziesiętnym)

1024 kB = 1 megabajt (MB) = 1048576 bajtów (podobnie i tutaj - "mega" to nie  $10^6$ )  
1024 MB = 1 gigabajt (GB) = 1048576 kB = 1073741824 bajty

Przypomnijmy:

W systemie dziesiętnym:

-kilo =  $10^3 = 1000$

-mega =  $10^6 = 1000000$

## ADRESOWANIE PAMIĘCI.

Na 16 bitach możemy zapisać maksymalnie liczbę 65536, czyli 64 kB. Wynika to z obliczenia:  $2^{16}$ . Nasuwa się zatem pytanie w jaki sposób zaadresować 1 MB pamięci. Cała pamięć została podzielona na tzw. segmenty po 64 kB każdy.

1 MB pamięci podzielono na 16 segmentów, w każdym segmencie po 65536 (64 kB) jednobajtowych komórek.

Wynika to z dzielenia:  $1048576 : 16 = 65536$ .



**1 MB = 1024 kB**

Procesor musi przekształcić adres logiczny na adres fizyczny na adres 20 - bitowy (tak było w modelu 8086/8088). Stąd też, adres poszczególnych komórek pamięci w komputerze składa się z adresu konkretnego segmentu oraz przemieszczenia względem tego segmentu. Tak więc adres podaje się w następującej postaci:

segment : przemieszczenie (ang. Offset)<sup>14</sup>

Stosuje się następujący wzór:

Adres fizyczny = 10 x segment + offset

**segment**

**oznacza zawartość jednego  
z rejestrów segmentowych**

---

<sup>14</sup> S. Kruk Asembler podręcznik użytkownika, Wydawnictwo Mikom  
Warszawa 1999 r.

<b>offset</b>	<b>-oznacza zawartość rejestru wskazującego odległość od początku w danym segmencie</b>
<b>10</b>	<b>-liczba w zapisie szesnastkowym równa 16<sub>(d)</sub></b>

*Przykład 18*

Dany jest adres logiczny w następującej postaci      0B00:2FA6.

Obliczyć adres fizyczny.

$$\text{Ares\_fiz} = 16 * \text{segment} + \text{offset}.$$

$$0B00 * 16 = 0B000$$

$$0B000$$

$$+ 2FA6$$

---

$$0DFA6_{(h)}$$

*Przykład 19*

Dany jest adres logiczny w następującej postaci 2F63:B000.

Obliczyć adres fizyczny.

$$2F63 * 16 = 2F630$$

$$2F630$$

$$+ B000$$

---

$$3A630_{(h)}$$

Wiemy, że Intel 8086/8088 mógł odwoływać się do pamięci operacyjnej o pojemności 1 MB (procesory te mają 20 wyprowadzeń). Dla większości przypadków wynik adresu fizycznego (bazowego) segmentu i offsetu jest liczbą 20 - bitową. Może się jednak zdarzyć, że dla niektórych wartości adresu bazowego i offsetu, wynik dodania tych wartości będzie liczbą 21 - bitową.



Przykład 20

Rejestr segmentowy zawiera:  $A000_{(h)}$

Rejestr wskaźnikowy zawiera:  $0140_{(h)}$

Obliczamy pełną wartość adresu fizycznego:

$$10 \times A000 + 0140 = A0000 + 0140 = A0140_{(h)} = 10100000000101000000_{(b)}$$

jest liczbą 20 - bitową

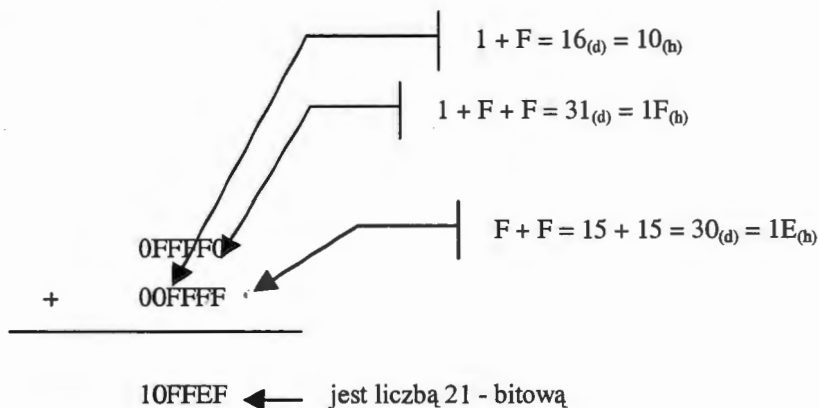
Przykład 21

Rejestr segmentowy (np. DS) zawiera:  $0FFFF_{(h)}$

Rejestr wskaźnikowy zawiera:  $0FFFF_{(h)}$

Obliczamy pełną wartość adresu fizycznego:

$$10 \times 0FFFF + 0FFFF = 0FFFF0 + 0FFFF = 10FFEF_{(h)}$$



Gdyby było więcej linii adresowych, byłaby możliwość zaadresowania więcej niż 1 MB pamięci o 64 kB - 17B.

Można to sprawdzić wykonując proste przeliczenia podane niżej.

$$10FFEF_{(h)} = 1 \times 16^5 + 15 \times 16^3 + 15 \times 16^2 + 14 \times 16^1 + 15 \times 16^0 = 1048567 + 15 \times 4096 + 15 \times 256 + 14 \times 16 + 15 = 1048567 + 61440 + 3840 + 224 + 15 = 1.114.095_{(d)}$$

Ale:

$$2^{20} = 1.048.567_{(d)} = 100000_{(h)}$$

$$10FFEF_{(h)} - 100000_{(h)} = 1.114.095_{(d)} - 1.048.576_{(d)} = 65519_{(d)}$$

$$\text{Zaś } 64 \text{ kB} = 2^{16} = 65536_{(h)}$$

Wobec tego:

$$10FFEF_{(h)} - 100000_{(h)} = 64 \text{ kB} - 17 \text{ B.}$$

W procesorach Intel 8086/88 ze względu na 20 - bitową szynę adresową bit 21 był obcinany. Natomiast w wyższych procesorach, współpracujących z 24 - czy 32 - bitową szyną, 21 bit umożliwia zaadresowanie trochę więcej pamięci niż 1 MB o te właśnie **64 kB - 17 B**. W komputerach z procesorami 80286, 80386 i nowszymi obszar 64 kB - 17 B nazywany jest **pamięcią wysoką** (ang. **HMA**). Pamięć powyżej tej pamięci - HMA nazywa się pamięcią rozszerzoną. Aby procesor mógł zaadresować tę pamięć, musi znaleźć się w trybie wirtualnym. W tym trybie procesor uzyskuje możliwość adresowania aż do 4 GB.

Procesory 32 - bitowe składają swój adres logiczny z zawartości 16 - bitowego rejestru segmentowego i 32 - bitowego przemieszczenia zawartego w rejestrze offsetowym i mają możliwość zaadresowania aż 64 TB pamięci. Pamięć komputera jest adresowana w jednostkach 8 - bitowych (**bajtach**). Wiele operacji wykonywanych jest na porcjach bitów będących wielokrotnością 8 bitów. Mówimy o **słwach** (dwa bajty), **podwójnych**, **poczwórnych słwach** itp.

Na zakończenie rozdziału kilka definicji zaczerpniętych z literatury<sup>15</sup>.

**Rejestrem** nazywamy układ cyfrowy przeznaczony do krótkoterminowego przechowywania niewielkich ilości informacji lub do zmiany postaci informacji z równoległej na szeregową albo odwrotnie.

**Wejściem cyfrowym równoległym** nazywamy takie wejście, które umożliwia wprowadzenie do układu cyfrowego wszystkich bitów słowa w jednym takcie zegarowym.

**Wejściem cyfrowym szeregowym** nazywamy takie wejście, które umożliwia wprowadzenie informacji do układu bit po bicie. Do wprowadzenia słowa  $n$ -bitowego potrzeba  $n$  taktów zegara.

**Przerzutnikiem** nazywamy układ cyfrowy pozwalający zapamiętać jeden bit informacji.

**Licznikiem** nazywamy układ cyfrowy, na którego wyjściu pojawia się zakodowana liczba impulsów podanych na wejście zliczające licznika, zliczona przez licznik.

**Układem sekwencyjnym** nazywamy układ cyfrowy, w którym stan wyjść zależy od stanu wejść oraz od poprzednich stanów układu.

**Zmienną logiczną** nazywamy zmienną, która może przyjmować jedną z dwóch wartości logicznych: prawdę lub fałsz.

**Układem kombinacyjnym** nazywamy taki układ cyfrowy, w którym stan wyjść jednoznacznie określa stan wejść układu.

**Układem asynchronicznym** nazywamy taki układ cyfrowy, dla którego w dowolnym momencie jego działania stan wejść oddziałuje na stan wyjść.

**Układem synchronicznym** nazywamy taki układ cyfrowy, dla którego stan wejść wpływa na stan wyjść jedynie w pewnych określonych odcinkach czasu pracy układu zwanych *czasem czynnym*.

Informacja wprowadzana lub przesyłana bit po bicie (jeden bit na jeden takt zegara) nazywana jest *informacją szeregową*.

---

<sup>15</sup> K. Wojtuszkiewicz Jak działa komputer, Wydawnictwo Mikom Warszawa 1999

Informacja zawarta na kilku bitach, wprowadzana lub przesyłana jednocześnie (wszystkie bity słowa informacji jednocześnie) nazywana jest *informacją równoległą*.

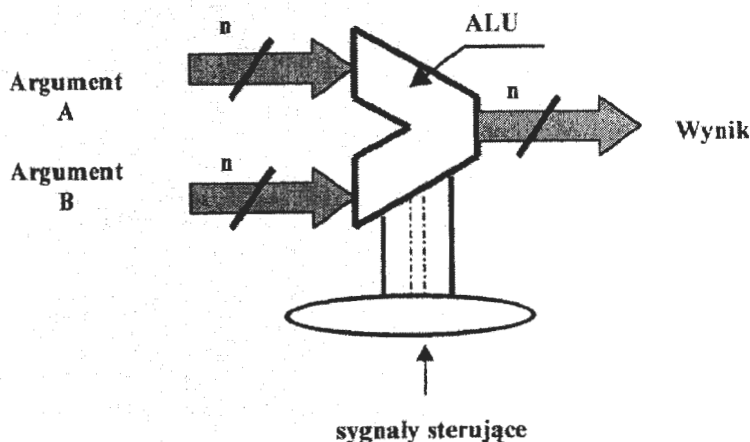
**Słowem cyfrowym (binarnym)** nazywamy dowolny ciąg składający się z symboli 0 i/lub 1.

**Informacją cyfrową** nazywamy informację przedstawioną (zakodowaną) w postaci słów cyfrowych.

**Magistralą** nazywamy zestaw linii oraz układów przełączających, łączących dwa lub więcej układów mogących być nadajnikami lub odbiornikami informacji.

Przesyłanie informacji zachodzi zawsze pomiędzy dokładnie jednym układem będącym *nadajnikiem* a dokładnie jednym układem zwanym *odbiornikiem*. Pozostałe układy pozostają odseparowane od linii przesyłających.

**Jednostką arytmetyczno - logiczną (ALU)** nazywamy układ cyfrowy przeznaczony do wykonywania operacji arytmetycznych i logicznych.



Rys. 10. Jednostka arytmetyczno - logiczna

źródło: S. Kruk Asembler podręcznik użytkownika, Wydawnictwo Mikom Warszawa 1999 r.

# Dotychczasowe wydawnictwa WYŻSZEJ SZKOŁY INFORMATYKI STOSOWANEJ I ZARZĄDZANIA

- Z. Stachowiak: *Ekonomia. Zarys podstawowych problemów*. 1998; Wyd. 2. 2000.
- Z. Mikolejko: *Elementy filozofii*. 1998; Wyd. 2 popr. i rozsz. 1998; Wyd. 3 popr. i rozsz. 1999.
- W. Arczewska: *Bazy danych Oracle* 1998; Wyd. 2 popr. i rozsz. 1999; Wyd. 3 popr. 1999.
- S. Bożek, P. Cholaĳda, G. Szkatuła: *Wstęĳ do bazy danych MS Access dla Windows 95*. 1998.
- T. Łuba: *Podstawy układow logicznych*. 1998; Wyd. 2 popr. 1999.
- G. Szkatuła, A. Pogorzelec: *Ćwiczenia z bazy danych Microsoft Access 97*. 1999; Wyd. 2 rozsz. 1999.
- A. Źochowski: *L E M Laboratorium eksperymentów matematycznych*. 1999; Wyd. 2. popr. 2000.
- J. Hołubiec, red.: *Analiza systemowa w finansach i zarzadzaniu. Wybrane problemy*. 1999.
- M. Doros: *Przetwarzanie obrazów. Materiały pomocnicze. Cz.1, 2*. 1999; Wyd. 2 popr. 1999.
- L. Oleksyn: *Istota, zakres i cechy rachunku kosztów*. 1999.
- L. Oleksyn: *Zadania rachunku kosztów w zarzadzaniu*. 1999.
- L. Oleksyn: *Ekonomia - zarys wykladu*. 1999.
- Z. Nahorski: *Metoda najmniejszych kwadratów. Cz. 1, 2*. 1999.
- O. Hryniewicz: *Wykłady ze statystyki*. 1999.
- P. Cholaĳda: *Systemy informatyczne w MS ACCESS 97 PL*. 1999.
- K. Liderman: *Bezpieczeństwo informacji w systemach informatycznych*. 2000.
- M. Barszczewski: *Zarzadzanie sieciami telekomunikacyjnymi*. 2000.
- J. Borkowski, M. Dyrda, L. Kanarski, B. Rokicki: *Wybrane problemy psychologii organizacji. O konflikcie i negocjacjach*. 2000.
- J. Jarmakiewicz: *Sieci teleinformatyczne. Cz. 1, 2*. 2000.
- T. Łuba: *Synteza układow logicznych*. 2000.
- H. Spustek: *Elementy informatyki*. 2000.

IBS PAN

44389

**WYŻSZA SZKOŁA  
INFORMATYKI STOSOWANEJ  
I ZARZĄDZANIA**

pod auspicjami  
Polskiej Akademii Nauk

**ZAŁOŻYCIELEM**

**Wyższej Szkoły Informatyki Stosowanej i Zarządzania**

jest

**Fundacja Krzewienia Nauk Systemowych**

powołana z inicjatywy

**Prezesa**

**POLSKIEJ AKADEMII NAUK**

**FUNDATOREM**

**Fundacji Krzewienia Nauk Systemowych**

jest

**POLSKA AKADEMIA NAUK**

**ORGANEM**

sprawującym nadzór jest

**MINISTERSTWO EDUKACJI NARODOWEJ**

**Wyższa Szkoła Informatyki Stosowanej i Zarządzania**

prowadzi studia wyższe na kierunkach:

**INFORMATYKA**

**ZARZĄDZANIE I MARKETING**

**SIEDZIBA**

**Instytut Badań Systemowych**

**Polskiej Akademii Nauk**

**ul. Newelska 6, 01-447 Warszawa**