

Konstrukcja i technologia tranzystora MESFET

1. WSTĘP

Instytut Technologii Materiałów Elektronicznych jest producentem monokryształów i płytek arsenku galu w wielu asortymentach. Produkuje się arsenek galu półizolacyjny i płytki z warstwami epitaksjalnymi na arsenku galu. W celu doskonalenia procesu osadzania warstw epitaksjalnych na płytkach GaAs rozwinęto wiele metod miernictwa technologicznego oraz badań własności elektrofizycznych wytwarzanych materiałów. Opracowano też kilka typów obudów do półprzewodnikowych przyrządów mikrofalowych. Można powiedzieć, że istniejąca infrastruktura technologiczna i badawcza pozwoliła podjąć prace zmierzające do opracowania konstrukcji i technologii wybranych przyrządów półprzewodnikowych na arsenku galu. Głównym kierunkiem rozwoju aplikacji materiałów A_3B_5 jest opracowanie mikrofalowych tranzystorów MESFET.

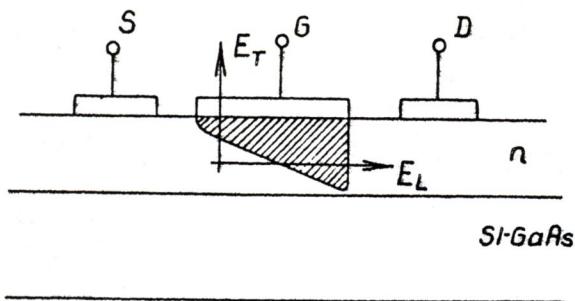
2. KONSTRUKCJA I ZASADA DZIAŁANIA TRANZYSTORA MESFET

W tranzystorze MESFET pomiędzy elektrodami źródła i drenu znajduje się cienka warstwa przewodząca prąd (tzw. warstwa czynna). Warstwa ta jest położona na podłożu o bardzo dużej rezystywności (ok. $10^7 \Omega \text{cm}$).

Przepływ prądu pomiędzy elektrodami źródła i drenu jest przestrzennie ograniczony do warstwy czynnej, a dokładniej - do części przewodzącej tej warstwy, nazywanej kanałem przewodzącym. Wartość tego prądu jest sterowana metalową elektrodą bramki, która jest naniesiona bezpośrednio na warstwę czynną. Metal elektrody bramki jest tak dobraćany, by nie tworzył kontaktu omowego z warstwą czynną. Styk elektrody bramki z warstwą czynną powinien mieć własności złącza z barierą Schottky'ego. Polaryzacja zaporowa tego złącza powoduje wnikanie warstwy zubożonej w głąb warstwy czynnej i zwężenie grubości obszaru przewodzącego prąd - kanału.

Konstrukcję oraz ideę działania tego tranzystora przedstawiono schematycznie na rys. 1.

Na tym rysunku zaznaczono dwie składowe pola elektrycznego: wzdłużna E_L oraz poprzeczną E_T . Składowa wzdłużna E_L powoduje ruch nośników ładunku od źródła S do drenu D. Składowa poprzeczna E_T odpowiada za zubożanie kanału przewodzącego prąd.



Rys. 1. Konstrukcja i idea działania tranzystora MESFET

Schockley w 1952 roku [1] zastosował do opisu zjawisk w tranzystorze polowym superpozycję wymienionych dwóch składowych pola elektrycznego. Metoda jest znana pod nazwą GCA (gradual channel approximation), ponieważ wynikiem oddziaływania dwóch prostopadłych wektorów pola elektrycznego na warstwę przewodzącą jest jej stopniowe zwężenie w kierunku drenu. Metoda GCA umożliwia pełną analizę matematyczną pracy tranzystora polowego. W szczególności, w zwięzającym się kanale prędkość ruchu elektronów opisuje równanie:

$$V_{av} = \mu \cdot E_g \quad (1)$$

gdzie:

V_{av} - średnia statystyczna składowa prędkości unoszenia nośników w kierunku pola,
 μ - ruchliwość.

W kanale opisywanym metodą GCA obowiązuje zatem prawo Ohma. Zastosowanie metody GCA daje dobrą zgodność teorii z doświadczeniem, przy czym zasadność tego podejścia jest ograniczona do takiego stanu pracy tranzystora, gdy warstwa zubożona nie zamyka całkowicie kanału tj. nie ma odcięcia (ang. pinch off). Po odcięciu prąd płynie nadal przez tranzystor, a charakterystyki $I(U)$ tranzystora mają przebieg podobny do charakterystyk pentody. W celu pełnego opisu charakterystyk tranzystora ekstrapoluje się wyniki metody GCA poza stan odcięcia.

Obraz zjawisk fizycznych w tranzystorze mikrofalowym jest o wiele bardziej złożony. Przydatność metody GCA do analizy tych tranzystorów jest więc bardzo ograniczona.

Konstrukcja tranzystora mikrofalowego jest zazwyczaj optymalizowana ze względu na maksymalizację granicznych częstotliwości pracy. Prowadzi to do zmniejszenia odległości obszarów drenów i źródła oraz do zmniejszenia długości bramki. Występujące ograniczenia mają w zasadzie wyłącznie charakter technologiczny. Konsekwencją tego jest występowanie silnych pól elektrycznych w kanale tranzystora przy małych wartościach napięć polaryzujących. W silnym polu elektrycznym prędkość unoszenia nośników ładunku nie jest proporcjonalna do natężenia pola - nie obowiązuje prawo Ohma.

Po przekroczeniu pewnej wartości natężenia pola elektrycznego, nazywanej wartością pola krytycznego, nośniki ładunku poruszają się ze stałą prędkością zwaną prędkością nasycenia.

To właśnie zjawisko, nie zaś odcięcie kanału, powoduje pentodowy przebieg charakterystyk wyjściowych tranzystora MESFET.

W typowym tranzystorze mikrofalowym, o długości bramki $L = 1 \mu\text{m}$ i napięciu pomiędzy drenem i źródłem $U_{DS} = 3 \text{ V}$, średnia składowej pola elektrycznego E_L wynosi 10 kV/cm , podczas gdy wartość pola krytycznego E_S wynosi 3 kV/cm .

R. Puceł udowodnił [2], że w tranzystorze mikrofalowym, gdzie stosunek długości bramki do grubości kanału $L/a = 5$ oraz dla napięcia między drenem a źródłem $U_{SD} = U_{\text{pinch off}}$, zmiana grubości kanału przy przejściu od źródła do drenu wynosi tylko $10 \pm 20\%$ i nie zachodzi odcięcie, przyjmowane w modelu GCA. Po przekroczeniu napięcia odcięcia brzegi kanału są prawie równoległe.

Sformułowanie "napięcie odcięcia" w istocie ma inny sens, ponieważ do odcięcia kanału nie dochodzi. Pracę tranzystora mikrofalowego cechują inne zależności niż pracę klasycznego tranzystora polowego. Podstawowe znaczenie ma wartość tzw. czasu przelotu nośników ładunku pomiędzy źródłem i drenem, wyznaczana prosto przez odstęp tych obszarów i prędkość nasycenia nośników. Prędkość nasycenia pojawia się tu jako najważniejszy parametr materiałowy. Praktycznie mierzona i używana do oceny jakości materiału półprzewodnikowego, ze względu na prostotę metod pomiarowych i interpretacji wyników, jest ruchliwość nośników ładunku.

Należy mieć na uwadze, że jest to w pewnym sensie pośrednia charakterystyka materiału. Zarówno ruchliwość nośników, jak i prędkość nasycenia, zależą od koncentracji nośników (od domieszkowania kryształu).

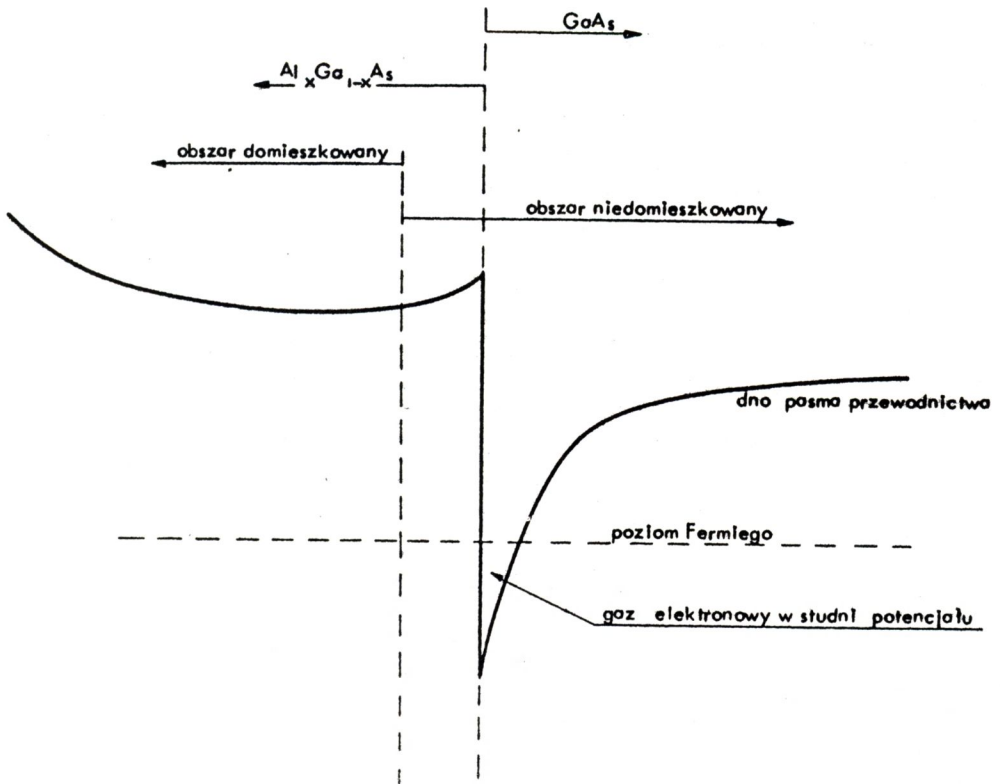
Typowa (w zastosowaniach technicznych) wartość koncentracji nośników wynosi 10^{17} cm^{-3} . Przy takiej koncentracji ruchliwość nośników jest 6-krotnie większa w arsenku galu niż w krzemie. Porównywanie maksymalnych prędkości nasycenia w krzemie i w arsenku galu prowadzi do błędnych wniosków (prędkości maksymalne są sobie prawie równe), ponieważ są podawane one dla małych wartości koncentracji nie mających znaczenia technicznego.

Ruchliwość nośników ładunku w arsenku galu przy koncentracji 10^{17} cm^{-3} wynosi przeciętnie $4000\text{-}5000 \text{ cm}^2/\text{Vs}$. W zależności od długości bramki tranzystory MESFET pracują w różnych pasmach:

długość bramki	pasmo
1-1,5 μm	S
0,5-0,8 μm	X
0,25 μm	K

Tranzystory z bramką o długości $0,25 \mu\text{m}$ mają częstotliwość graniczną rzędu $100\text{-}150 \text{ GHz}$. Obecnie są już produkowane tranzystory MESFET o częstotliwości granicznej rzędu $200\text{-}300 \text{ GHz}$. Są to tzw. tranzystory HEMT (high electron mobility transistor). W tranzystorze HEMT jest rozdzielony obszar domieszkowany od miejsca lokalizacji elektronów uwolnionych przez atomy domieszek. Sytuację taką przedstawia rys. 2.

Na styku dwóch półprzewodników powstaje studnia potencjału. Do studni tej spływają elektrony z domieszkowanego obszaru półprzewodnika $\text{Al}_x\text{Ga}_{1-x}\text{As}$, znajdującego się w odległości kilkudziesięciu Å. (Stała sieci kryształu wynosi ok. 6 \AA).



Rys. 2. Struktura pasmowa tranzystora HEMT

Ruch elektronów w studni potencjału nie jest hamowany przez dodatnio naładowane atomy domieszek. Ruchliwość nośników w takiej warstwie wynosi ok. $9000 \text{ cm}^2/\text{Vs}$. Technologia, która umożliwia wykonanie takiej struktury jest bardzo precyzyjna i kosztowna. Kontrolowane musi być osadzanie pojedynczych warstw atomów na powierzchni kryształu. Stosowane są dwie metody: MBE (molecular beam epitaxy) lub MOCVD (metal organic chemical vapour deposition). Tranzystory HEMT z bramką o długości $0,25 \mu\text{m}$ mogą pracować w mikrofalowym paśmie Q. Dalsza poprawa parametrów częstotliwościowych tranzystorów MESFET będzie się wiązać z zastosowaniem długości bramki ok. $0,1 \mu\text{m}$ oraz z zastosowaniem innego półprzewodnika: fosforku indu.

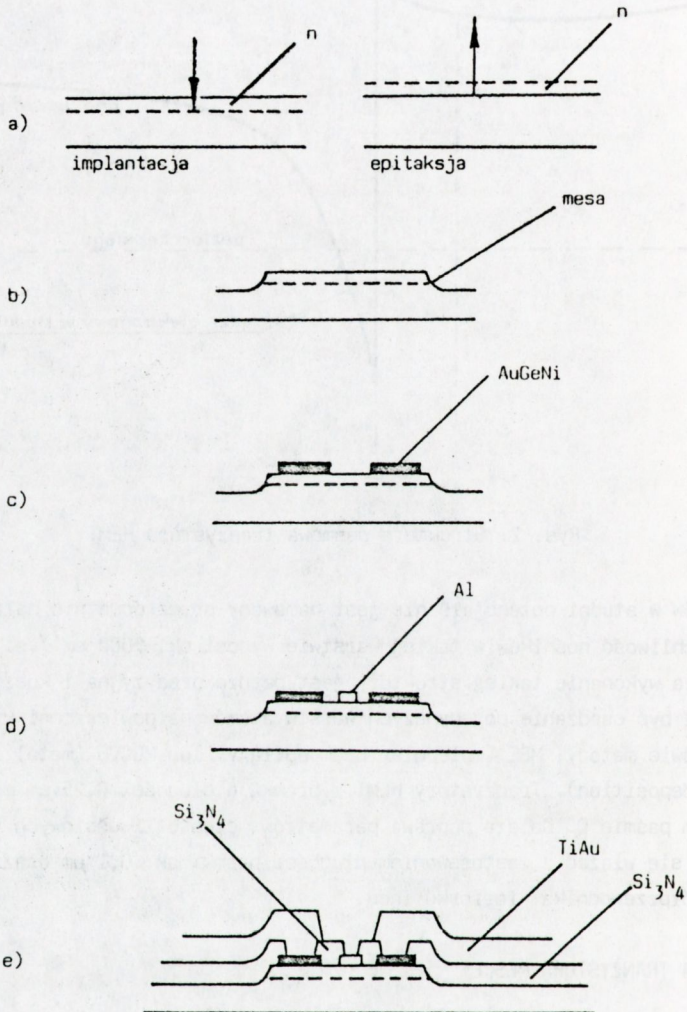
3. TECHNOLOGIA TRANZYSTORA MESFET

Proces technologiczny wykonania tranzystora MESFET z bramką o długości $1-1,5 \mu\text{m}$ jest przedstawiony na rys. 3. Na proces ten składają się następujące operacje:

- przygotowanie płytek półizolacyjnego arsenku galu,
- wytworzenie na płytce czynnej warstwy przewodzącej typu n,
- ocena jakości warstwy czynnej,
- fotolitografia i izolacja wysp przewodzących typu n
- fotolitografia i naporowanie kontaktów omowych

- f) fotolitografia i naporowanie metalizacji bramki,
- g) fotolitografia i naporowanie metalizacji pod połączenia termokompresyjne,
- h) pasywacja dielektryczna powierzchni tranzystora (operacja, którą można przeprowadzić w dowolnie wybranym etapie procesu począwszy od operacji e).

Na tym kończy się lista operacji wykonywanych na całej płytce półprzewodnika. Płytkę jest dzielona następnie na pojedyncze struktury tranzystorów i struktury te są montowane w obudowy.



Rys. 3. Podstawowy schemat procesu technologicznego wytwarzania tranzystora MESFET

- a) wytworzenie warstwy czynnej typu n (obszar pomiędzy powierzchnią a linią przerywaną),
- b) wytrawienie obszarów mesa w celu wyizolowania tranzystorów,
- c) utworzenie kontaktów omowych (warstwa zaczerniona),
- d) fotolitografia i naporowanie elektrody bramki (aluminium Al),
- e) zabezpieczenie powierzchni tranzystora przed wpływami zewnętrznymi przez osadzenie warstwy Si₃N₄ oraz wykonanie metalizacji (TiAu) pod połączenia drutowe

Opis poszczególnych operacji technologicznych jest następujący:

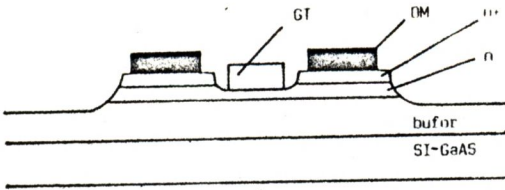
- Ad. a). Przez przygotowanie płytek należy rozumieć kontrolę parametrów elektrycznych i mechanicznych płytki półizolacyjnego arsenku galu. Kryteria kontroli są ostre dla technologii bez warstwy buforowej, gdy bezpośrednio na płytce wytwarza się warstwę czynną typu n, np. metodą implantacji jonów. Kryteria są łagodniejsze dla technologii z warstwą buforową rozdzielającą podłoże od warstwy czynnej. Specyfika procesu epitaksji powoduje, że właściwości warstwy buforowej są lepsze niż płytki podłożowej, niezależnie od dalszego postępowania z wejściową płytką półizolacyjną. Płytkę ta jest poddawana zawsze tzw. myciu wstępnemu, a następnie trawieniu polerującemu, które usuwa warstwę wierzchnią (silnie zdefektowaną wskutek szlifowania i polerowania mechanicznego płytki półprzewodnika).
- Ad. b). Warstwa czynna jest wytwarzana w płytce półizolacyjnej metodą implantacji jonów. W wypadku nałożenia na półizolacyjną płytkę warstwy buforowej, warstwę czynną wytwarza się następnie metodą implantacji jonów lub metodą epitaksji z fazy gazowej. W warstwie czynnej, uzyskanej metodą epitaksji, atomy domieszki są zjonizowane. Warstwę uzyskaną metodą implantacji poddaje się obróbce termicznej, która powoduje takie uporządkowanie struktury materiału, że atomy domieszki stają się centrami donorowymi. Płytkę półprzewodnika przed obróbką termiczną pokrywa się warstwą pasywowującą, tak by w czasie wygrzewania nie nastąpił rozkład półprzewodnika na powierzchni. Po obróbce termicznej usuwa się warstwę dielektryka.
- Ad. c). Istnieją metody szybkiej i taniej oceny jakości warstwy aktywnej na płytce, eliminujące z dalszego procesu płytki wadliwe. Powszechnie określa się profile rozkładu koncentracji domieszki w kilku punktach płytki nieniszczącą metodą CV.
- Ad. d). Wyizolowanie wysp, czyli obszarów warstwy czynnej, w których zostaną wykonane poszczególne tranzystory, przeprowadza się przez strawienie warstwy czynnej pomiędzy nimi. Pożądane wyizolowanie wysp można też uzyskać poprzez selektywne zaimplantowanie pomiędzy te obszary atomów niszczących właściwości przewodzące. Zamiast stosować tę drugą metodę można zaimplantować donory tylko tam, gdzie występują obszary tranzystorów.
- Ad. e). Kontakty omowe pełnią w istocie funkcje obszarów źródła i drenu. Odstęp pomiędzy nimi jest kanałem przewodzącym tranzystora. Fotolitografia kontaktów omowych powinna więc być kontrolowana w aspekcie osiągniętych wymiarów. Naporowana metalizacja powinna mieć po wtopieniu małą rezystywność oraz dobrą rozdzielczość krawędzi. Uformowanie kontaktów omowych następuje przez wtopienie ich w płytkę w temperaturze kilkuset stopni Celsjusza.
- Ad. f) Fotolitografia oszaru bramki jest kluczowym etapem technologii tranzystora MESFET. Występują dwie trudności: uzyskanie szerokości paska metalu bramki rzędu 1 μm oraz wcentrowanie tego paska w odstęp źródło - dren, rzędu kilku mikronów. Naporowanie metalizacji jest trudne, ponieważ występują ostre wymagania dotyczące czystości płytki i próżni. Spełnienie ich warunkuje uzyskanie prawidłowej bariery Schottk'ego. Istnieje wiele wariantów tego etapu technologicznego, w których usiłuje się pokonać przedstawione trudności.

- Ad. g). Fotolitografia i naporowanie metalizacji pod termokompresją ma za zadanie pogrubienie metalizacji omowej i bramki, aby umożliwić wykonywanie połączeń drutowych do wyprowadzeń obudowy. Fotolitografia grubej warstwy metalu nie jest prosta, ponieważ nie można wykonać jej poprzez wytrawienie (grozi zniszczenie tranzystora). Naporowanie grubego metalu na wzór uzyskany w emulsji, a następnie oderwanie metalu razem z emulsją w obszarach niepożądanych, jest trudne ze względu na wymaganą grubość metalu.
- Ad. h). Obszar pomiędzy krawędziami bramki a krawędzią obszaru drenu i źródła musi być pokryty dielektrykiem, aby własności tranzystora były niezależne od wpływów otoczenia. Stosuje się osadzanie warstw SiO_2 lub Si_3N_4 .

4. UDOSKONALENIE PODSTAWOWEGO PROCESU TECHNOLOGICZNEGO

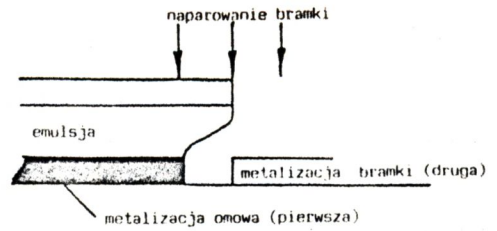
Celem udoskonalenia jest poprawa parametrów tranzystora, tj. poprawa powtarzalności wyników lub poprawa uzysku dobrych struktur z płytki. Dla ustalonej długości bramki poprawę parametrów tranzystora można uzyskać przez eliminację rezystancji pasożytniczych. Istnieją pewne standardowe metody postępowania, które można podzielić na dwie kategorie:

- poprawienie rezystancji przejścia metalizacja-półprzewodnik,
 - poprawienie rezystancji pomiędzy krawędzią metalizacji bramki a krawędzią metalizacji omowej.
- Ad. a). Kategoria pierwsza dotyczy w zasadzie polepszenia technologii kontaktu omowego. Typowy wybór technologii dla tranzystorów i przyrządów mikrofalowych to kontakty wtapiane z obecnością fazy ciekłej w czasie procesu. Metalurgia takich kontaktów jest kłopotliwa. Morfologia warstwy metalicznej po wtopieniu jest bardzo wrażliwa na niewielkie dewiacje procesu technologicznego. Kontakty takie jednak mają przewagę wyrażającą się rezystywnością mniejszą o rząd wielkości od kontaktów formowanych bez przejścia fazowego w ciecz. Są to tzw. kontakty wtapiane (ang. alloy) w odróżnieniu od wygrzewanych (ang. sinter). Udoskonaleniem stosowanym rutynowo w technologii układów scalonych jest wykonywanie silnej implantacji n^+ w obszar pod kontaktem w celu utworzenia warstwy o koncentracji domieszki rzędu $1 \times 10^{18} \text{ cm}^{-3}$. Jonizacja tak dużych dawek implantacji jest trudna bez posiadania aparatury do impulsowej obróbki termicznej (rapid thermal annealing).
- Ad. b). Najprostszą metodą i historycznie biorąc najstarszą jest zastosowanie grubszej warstwy aktywnej typu n^+ w obszarze pomiędzy elektrodami źródła i bramki oraz drenu i bramki niż w obszarze kanału (tzn. pod elektrodą bramki). Jest to tzw. metoda obniżonej bramki (ang. gate recess). W połączeniu z technologią kanapkowego osadzania trzech epitaksjalnych warstw (buforowej, czynnej n i czynnej n^+) daje bardzo dobre wyniki w produkcji tranzystorów dyskretnych. W rejonie kanału tranzystora należy w tej metodzie strawić całkowicie trzecią warstwę n^+ , równocześnie nie podtrawiając w sposób niekontrolowany warstwy czynnej n (rys. 4). Innym podejściem do problemu jest zmniejszenie odległości elektrod

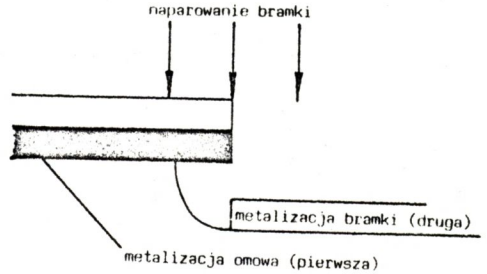


Rys. 4. Przekrój przez tranzystor wykonany metodą podwójnej epitaksji z obniżeniem bramki

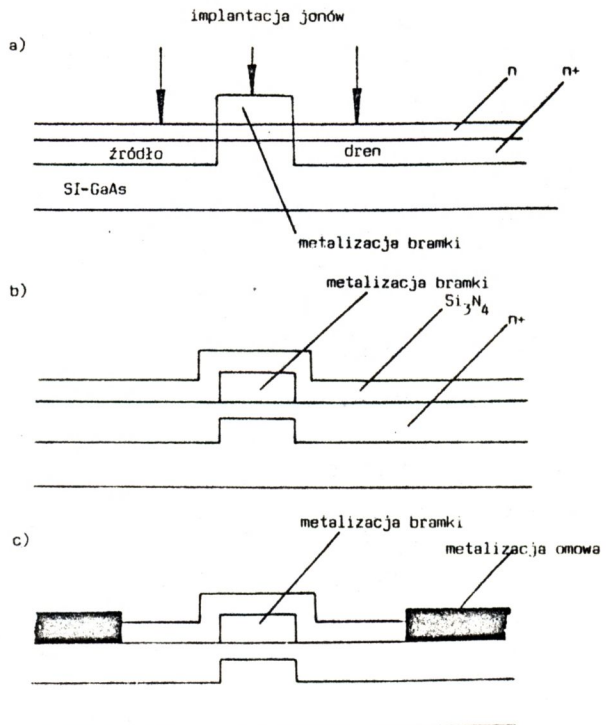
- GT - elektroda bramki,
- OM - metalizacja kontaktu omowego,
- n^+ - warstwa niskorezystywna,
- n - warstwa czynna tranzystora,
- bufor - warstwa buforowa,
- SI-GaAs - półizolacyjna płytką podłożowa



Rys. 5. Samocentrowanie metalizacji bramki w czasie naparowywania z zastosowaniem profilowanego fotorezystu

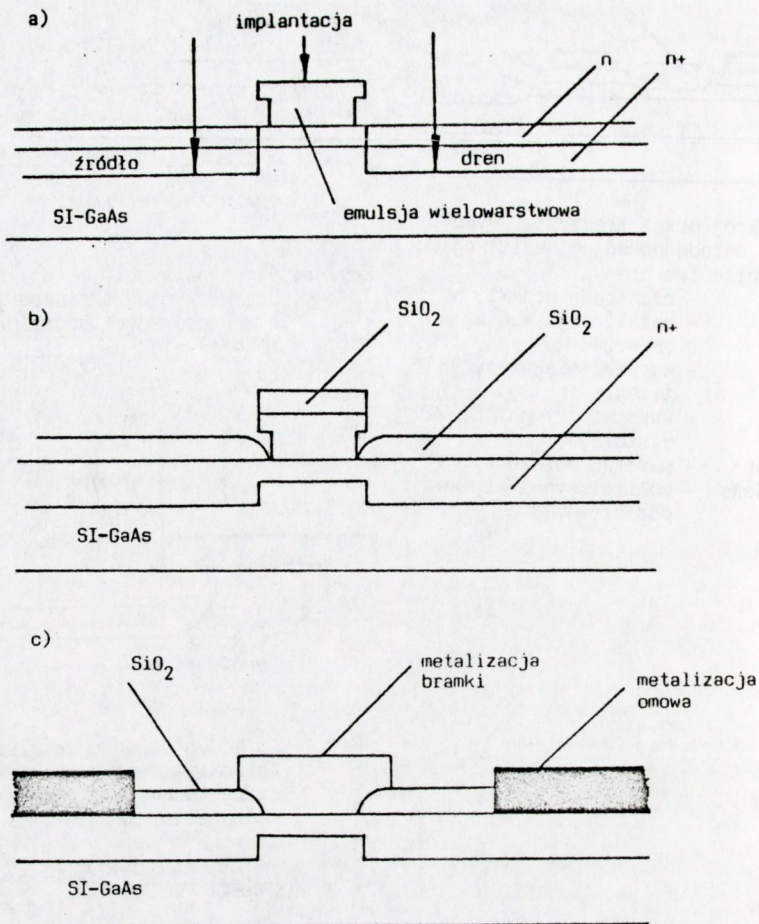


Rys. 6. Samocentrowanie metalizacji bramki w czasie naparowywania z zastosowaniem podtrawienia półprzewodnika



Rys. 7. Schemat procesu samocentrowania bramki w czasie implantacji jonów wg technologii firmy Fujitsu

- a) maskowanie implantacji wyznaczającej obszary drenu i źródła przez elektrodę bramki
- b) pasywacja powierzchni tranzystora przez osadzenie warstwy Si_3N_4
- c) wykonanie kontaktów omowych



Rys. 8. Proces SAINT, samocentrowanie bramki

- maskowanie implantacji wyznaczającej obszary drenu i źródła w regionie elektrody bramki przez uformowaną w tym miejscu wielowarstwową strukturą z emulsji światłoczułej,
- napylenie warstwy dielektryka (SiO₂)
[Fragment warstwy SiO₂ leżący na emulsji światłoczułej zostanie usunięty wraz z nią (lift-off)],
- wykonanie metalizacji bramki i kontaktów omowych

źródła i bramki oraz drenu i bramki. Pojęcie elektrody drenu i źródła powinno się tu rozumieć elastycznie, ponieważ może to być w najprostszym przypadku obszar metalizacji omowej, a w innym obszar selektywnie implantowany o zmniejszonej (w stosunku do kanału) rezystancji. Idea zmniejszenia odległości międzyelektrodowych prowadzi do powstania całej gamy tzw. technologii samocentrujących (ang. self-align). Samocentrowanie dotyczy oczywiście bramki w stosunku do obszarów źródła i drenu. O ile obszary źródła i drenu są definiowane przez metalizację, to samocentrowanie następuje w czasie procesu naparowania.

Warunkiem niezbędnym do uniknięcia zwarcia pomiędzy metalizacją naparowaną jako pierwszą a metalizacją następną jest wystąpienie nawisu z fotorezystu na warstwie pierwszej, którego cień niejako jest odstępem międzyelektrodowym (rys. 5). Można sobie wyobrazić proces, gdzie brzeg metalizacji naparowanej jako pierwszy rzuca cień stanowiący odstęp międzyelektrodowy. Stanie się tak np. wtedy, gdy półprzewodnik będzie podtrawiony pod krawędzią metalizacji pierwszej (rys. 6).

Istnieją dwie uznane technologie samocentrujące z zastosowaniem samocentrowania w czasie procesu implantacji obszarów źródła i drenu. W wypadku, gdy maską implantacji jest metalowa elektroda bramki, mamy do czynienia z tzw. technologią firmy Fujitsu (rys. 7). W tej technologii doprowadzono ideę samocentrowania do totalnego spełnienia, ponieważ odstęp źródło-bramka i dren-bramka wynosi zero. Fakt ten jest jednak powodem pojawienia się niekorzystnych zjawisk wywołanych bezpośrednio silnymi polami elektrycznymi w tym rejonie. Kontrola napięć przebicia pomiędzy elektrodami jest trudna.

Najbardziej nowoczesną technologią samocentrującą jest metoda SAINT (Self Aligned Implantation N⁺ Technology).

Przebieg procesu SAINT przedstawia rys. 8.

5. INFORMACJA O PRACACH ITME

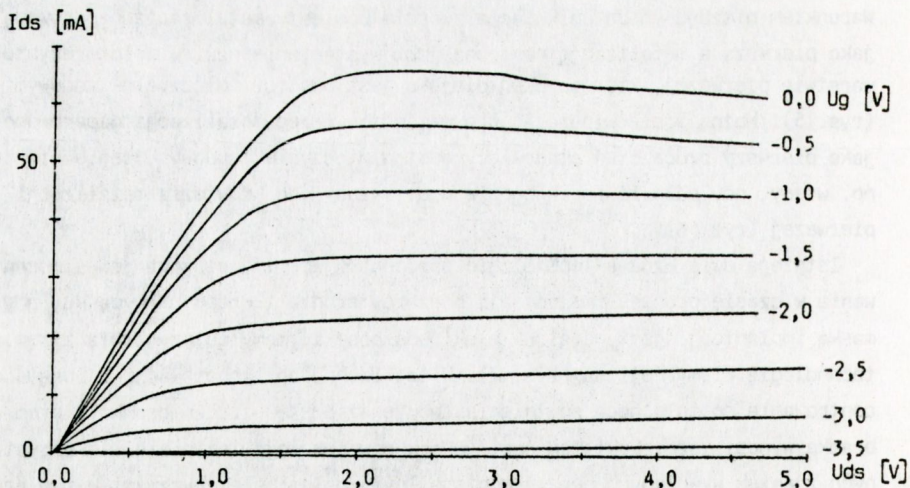
W czerwcu 1988 r. rozpoczęto realizację programu objętego CPBR, którego celem najbliższym było opracowanie tranzystora MESFET na pasmo S. W marcu 1989 r. otrzymano pierwsze tranzystory MESFET z bramką o długości 1,0-1,5 μm spełniające założone parametry stałoprądowe.

Jako pierwszą opanowano technologię z izolacją wysp tranzystorowych poprzez trawienie materiału pomiędzy nimi w głąb (tzw. izolacja mesa). W czerwcu 1989 r. opanowano technologię izolacji obszarów tranzystorowych metodą selektywnej implantacji jonów. W tej wersji technologii zastosowano również drugą implantację selektywną definiującą granice obszarów drenu i źródła, a także powiększającą koncentrację powierzchniową domieszki w obszarach, do których jest wykonywany kontakt omowy. Uzyskano porównywalne parametry stałoprądowe tranzystorów w obu wersjach technologicznych. Technologia opanowana w drugiej kolejności ma większe perspektywy rozwoju, ponieważ na świecie wykonuje się w ten sposób cyfrowe układy scalone na arsenku galu.

Oto typowe parametry stałoprądowe i mikrofalowe tranzystorów wykonanych w ITME:

- | | |
|--|---|
| - prąd nasycenia | $I_{DS}(U_{GS} = 0) = 60-80 \text{ mA}$, |
| - transkonduktacja | $g_m = 20-30 \text{ mS}$, |
| - optymalny opór szumowy | $R_N = 45-55 \Omega$ |
| - optymalny współczynnik szumu | $F_{opt} = 2,5-2,7 \text{ dB}$, |
| - wzmacnienie mocy (towarzyszące F_{opt}) | $G_{AS} = 9,5-9,8 \text{ dB}$, |
| - wzmacnienie mocy (maksymalne) | $G_M = 10,7-11 \text{ dB}$. |

Typowe charakterystyki statyczne tych tranzystorów przedstawia rys. 9.



Rys. 9. Rodzina charakterystyk wyjściowych tranzystora MESFET

W dalszych planach rozwojowych ITME jest opanowanie technologii bramki o długości $0,5 \mu\text{m}$, a zatem wykonanie tranzystora na pasmo X, oraz wykonanie prostych układów scalonych na arsenku galu. Równocześnie powinno nastąpić wdrożenie tranzystorów na pasmo S do produkcji małoseryjnej.

BIBLIOGRAFIA

- [1] Shockley W.: Proc. IRE, 1952, 40, 1365
- [2] Pucel R.A.: Advanc. Electr. Phys., 1975, 38, 195